

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ДНІПРОВСЬКА ПОЛІТЕХНІКА»

МОДЕЛЮВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

**Методичні рекомендації
до самостійної роботи студентів-бакалаврів
з дисциплін «Основи схемотехніки», «Електроніка та мікросхемотехніка»,
«Комп'ютерна електроніка»**
галузей знань 17 Електроніка та телекомунікації,
15 Автоматизація та приладобудування, 12 Інформаційні технології

Дніпро
2019

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
«ДНІПРОВСЬКА ПОЛІТЕХНІКА»



ІНСТИТУТ ЕЛЕКТРОЕНЕРГЕТИКИ
Факультет інформаційних технологій
Кафедра безпеки інформації та телекомунікацій

МОДЕЛЮВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

Методичні рекомендації
до самостійної роботи студентів-бакалаврів
з дисциплін «Основи схемотехніки», «Електроніка та мікросхемотехніка»,
«Комп'ютерна електроніка»

галузей знань 17 Електроніка та телекомунікації,
15 Автоматизація та приладобудування, 12 Інформаційні технології

Дніпро
НТУ «ДП»
2019

Мещеряков Л.І.

Моделювання цифрових пристроїв. Методичні рекомендації до самостійної роботи студентів-бакалаврів з дисциплін «Основи схемотехніки», «Електроніка та мікросхемотехніка», «Комп'ютерна електроніка» галузей знань 17 Електроніка та телекомунікації, 15 Автоматизація та приладобудування, 12 Інформаційні технології / Упоряд.: Л.І. Мещеряков, О.М. Галушко; М-во освіти і науки України, Нац. техн. ун-т «Дніпровська політехніка». – Дніпро: НТУ «ДП», 2019. – 15 с.

Упорядники:

Л.І. Мещеряков, д-р техн. наук, проф.,

О.М. Галушко, канд. техн. наук, доц.

Затверджено редакційною радою університету (протокол № 2 від 07.02.2019) за поданням методичної комісії зі спеціальністю 172 Телекомунікації та радіотехніка (протокол № 6 від 07.02.2019).

Подано методичні рекомендації, завдання до виконання самостійної роботи «Моделювання цифрових пристроїв», схеми пристроїв, вимоги до виконання та приклад оформлення виконаного завдання.

Відповідальний за випуск зав. кафедри БІТ В.І. Корнієнко, д-р техн. наук, проф.

ВСТУП

Самостійна робота студентів (СРС) у вищих навчальних закладах є невід'ємною частиною навчального процесу.

Самостійна робота – це форма організації індивідуального вивчення студентами навчального матеріалу в позааудиторний час. Мета СРС – сприяти формуванню самостійності як особистісної риси та важливої професійної якості молодої людини, суть якої полягає в уміннях систематизувати, планувати, контролювати й регулювати свою діяльність без допомоги й контролю викладача. Самостійна робота дає можливість студенту працювати без поспіху, не боячись негативної оцінки товаришів чи викладача, а також обирати оптимальний темп роботи та умови її виконання.

За своєю суттю самостійна робота є активною розумовою діяльністю студента, пов'язаною з виконанням навчального завдання. Наявність завдання і цільової установки на його виконання вважаються характерними ознаками самостійної роботи.

Самостійна робота з виконання навчального завдання охоплює три етапи.

1. Підготовка студента до виконання завдання, теоретичне, психологічне, організаційно-методичне і матеріально-технічне забезпечення самостійної роботи.
2. Безпосереднє виконання навчального завдання. Це найважливіший і найвідповідальніший етап самостійної роботи студента. На ефективність виконання завдання впливають такі особистісні якості студента, як цілеспрямованість, наполегливість та відповідальність.
3. Аналіз виконаного завдання – завершальний етап самостійної роботи. Під час аналізу студент оцінює (шляхом самоконтролю, іноді взаємоконтролю) якість і час виконання завдання, ефективність використаних у процесі самостійної роботи методів і засобів.

Метою розроблених методичних вказівок є допомога студентам на пряму підготовки 172 «Телекомунікації та радіотехніка» з дисципліни «Основи схемотехніки» (ОСТ) за розділом «Цифрові пристрої» під час самостійного вивчення теоретичних положень дисципліни, а також при виконанні індивідуальних завдань та комплексних контрольних робіт.

Методичні вказівки призначені для студентів денної та заочної форм навчання факультету інформаційних технологій.

Основи схемотехніки (ОСТ) є одною з нормативних дисциплін в системі професійної підготовки студентів за напрямом «Телекомунікації та радіотехніка», яка викладається на другому та третьому курсах. Ця дисципліна передбачає наявність у студентів знань і вмінь, які вони здобули при вивченні таких нормативних дисциплін як «Математика», «Фізика», «Інформатика» і «Теорія електричних кіл та сигналів». Її головним завданням є створення фундаментальної бази знань з елементної бази та схемотехніки пристроїв, що застосовуються у багатоканальних телекомунікаційних системах, а також системах мобільного, телевізійного та супутникового зв'язку.

В результаті вивчення дисципліни ОСТ студенти повинні

мати знання:

- про фізичні закони і явища, що лежать в основі побудови та роботи електронних приладів;
- про аналогові, імпульсні та цифрові електронні пристрої;
- про аналогові та цифрові способи подання та обробки інформації;
- про принципи роботи і основні типи пристроїв пам'яті.

вміти:

- практично застосовувати теоретичні знання, методи аналізу і синтезу при розрахунку схем електронних пристроїв;

мати навички:

- застосування математичного апарату для розрахунку схем електронних пристроїв;
- роботи з комп'ютерними програмами автоматизованого розрахунку та моделювання електронних пристроїв.

В даних методичних вказівках представлені варіанти завдань, схеми пристроїв, вимоги до виконання та зразок оформлення виконаної роботи.

Порядок виконання завдань

1. Згідно з варіантом завдання за допомогою літературних джерел знайти та вписати основні характеристики кожного пристрою, його структурну схему та параметри, а також параметри з довідкової частини опису елементів пакету Multisim версії 11,0 або пізнішої.
2. Засвоїти принцип та особливості роботи пристрою.
3. Виконати аналіз отриманих результатів.
4. Створити звіт з виконаної роботи згідно наведеного прикладу.

Вказівки до виконання завдань

Кожен з пунктів завдання повинен містити;

- найменування, ЛЦК, УГП та аналог застосовуваної мікросхеми;
- основні характеристики як вітчизняного, так і імпортного зразка;
- принципову або структурну схеми;
- схему моделі в пакеті Multisim 11,0;
- осцилограми роботи пристрою;
- аналіз осцилограм на підставі теоретичних знань про даний пристрій.

Варіанти завдань самостійної роботи

№ за списком	Найменування	ЛЦК мікросхем	Імпортний аналог
1	1) Двійковий лічильник 2) D–тригер статичний - Рис. 1	K155(555)ИЕ5 K155(555)ЛА3	<u>7493N.</u> <u>7400N.</u>
2	1) Двійковий реверсивний лічильник 2) Повний суматор на один розряд – рис. 5 – реалізація на ЛЕ.	K155(555)ИЕ7 K555ИМ5	<u>74193N.</u> <u>7486N.</u> <u>7408N, 7432N.</u>
3	1) Двійковий лічильник подільник на 2, на 6 і на 12. 2) Повний від’ємний пристрій на один розряд – рис. 6 – реалізація на ЛЕ.	K155(555)ИЕ4 K155(555)ЛП5, KP555ЛИ6, K155(555)ЛН1	<u>7492N.</u> <u>7486N.</u> <u>7408N, 7432N.</u>
4	1) Регістр універсальний на 4 розряди. 2) Демультіплексор – рис. 4	K155(555)ИР1. KP555ЛИ6, K155(555)ЛН1	<u>74195.</u>
5	1) Регістр на 8 розрядів з послідовним введенням, паралельним введенням. 2) Від’ємний пристрій на суматорі – рис.7	K155(555)ИР8 K155(555)ИМ3	<u>74164N.</u> <u>7483N, 7404N</u>
6	1) Регістр універсальний на 8 розрядів. 2) Мультиплексор – рис. 3	K155(555)ИР13 KP555ЛИ6, K155(555)ЛН1	<u>74198N.</u> <u>74ALS21N,</u> <u>7404N</u>
7	1) Чотири R-S тригера. 2) Декодер 4 в 10	K155(555)ТР2 K155(555)ИД6	<u>74279N/</u> <u>7442N.</u>
8	1) Чотири D – тригера із спільним скиданням і тактуванням. 2) Декодер подвійний 2 в 4.	K155(555)ТМ3 K155(555)ИД4	<u>74175N.</u> <u>74155N</u>
9	1) Два J-K - тригера зі скиданням. 2) Декодер 4 в 10 з відкритим колектором.	K155(555)ТВ6 K155(555)ИД10	<u>74107N.</u> <u>74145N</u>
10	1) T - тригер - схема рис 2. 2) Кодер каскадний пріоритетний 8->3	K155(555)ЛА3 K155(555)ИВ1\	<u>7400N.</u> <u>74148N</u>
11	1) Суматор повний на 4 розряди. 2) Побудова сумуючого лічильника на D-тригерах на 4 розряди.	K155(555)ИМ3 K155(555)ТМ8	<u>7483N.</u> <u>74175N</u>
12	1) Мультиплексор подвоєний 4 в 1 зі стробом. 2) Побудова сумуючого лічильника на JK-тригерах на 4 розряди.	K155(555)КП2 K155(555)ТВ	<u>74153N.</u> <u>74107N</u>
13	1) R-S тригер синхронний на ЛЕ I - HE 2) Перетворювач двійкового коду у семи сегментний (зі спільним колектором).	K155(555)ЛА3 K155(555)ПП4	<u>7400N.</u> <u>7449N.</u>
14	1) Цифровий компаратор (схема зрівняння) 2) JK-тригер на ЛЕ I – HE	K155(555)СП1 K155(555)ЛА3	<u>7485N.</u> <u>7400N.</u>
15	1) Лічильник двійковий синхронний 2) 1) Суматор повний на 4 розряди.	K155(555)ИЕ18 K155(555)ИМ3	<u>74163N.</u> <u>74175N</u>
Приклад	Комбінаційна схема на ЛЕ I – HE	K155(555)ЛА3	<u>7400N.</u>

Схеми до варіантів завдань

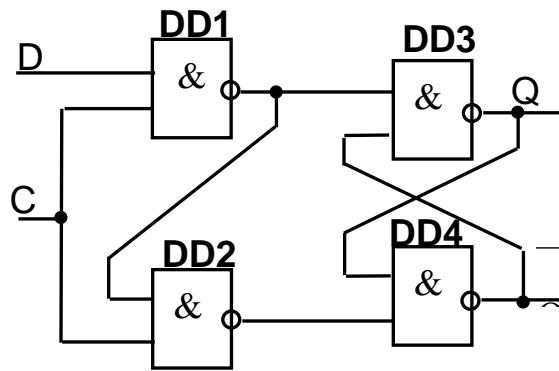


Рисунок 1 – D - тригер статичний

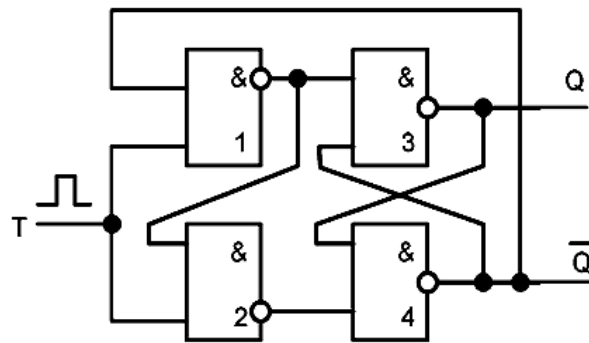


Рисунок 2 – T - тригер

$$F = D_0 \overline{A_1} \overline{A_0} + D_1 \overline{A_1} A_0 + D_2 A_1 \overline{A_0} + D_3 A_1 A_0$$

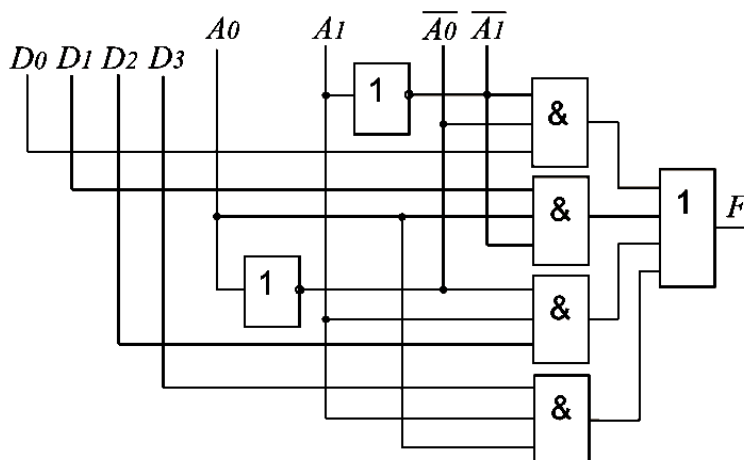
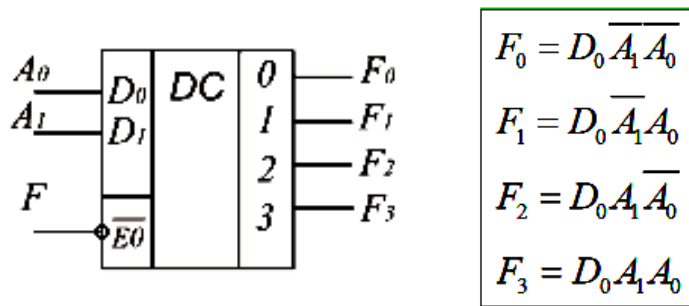
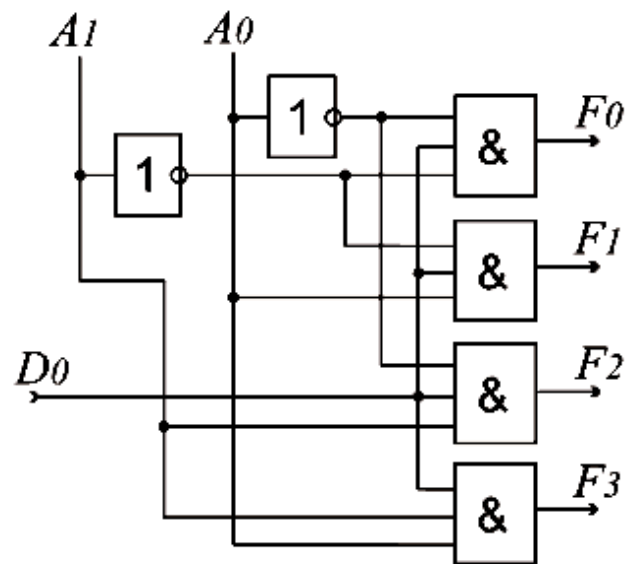


Рисунок 3 – Мультиплексор на 4-ри входи без стробування



$\overline{E0}$	$A1$	$A0$	$F0$	$F1$	$F2$	$F3$
F	0	0	\overline{F}	0	0	0
F	0	1	0	\overline{F}	0	0
F	1	0	0	0	\overline{F}	0
F	1	1	0	0	0	\overline{F}

Рисунок 4 – Демультимплексор

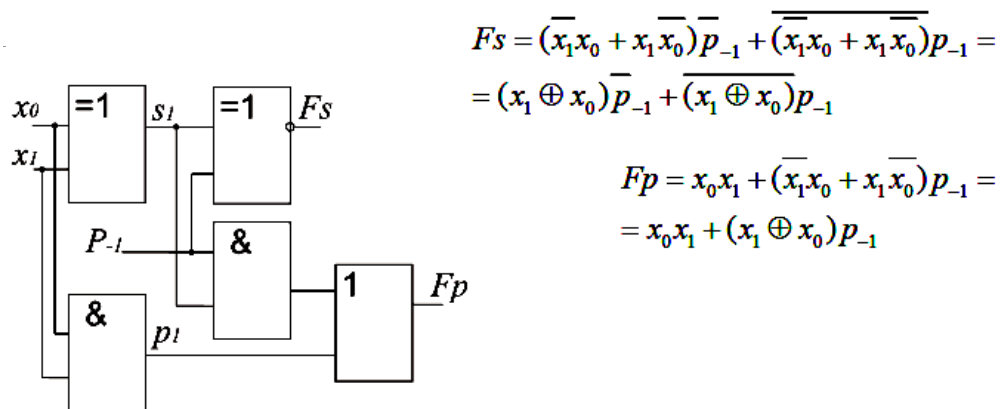


Рисунок 5 – Повний суматор на один розряд

B_0	x_1	x_0	Fd	Fb
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1
1	1	0	0	0
1	1	1	1	1

$$Fd = \overline{x_1 x_0} B_0 + x_1 \overline{x_0} B_0 + \overline{x_1 x_0} B_0 + x_1 x_0 B_0$$

$$Fb = \overline{x_1 x_0} B_0 + \overline{x_1 x_0} B_0 + \overline{x_1 x_0} B_0 + x_1 x_0 B_0$$

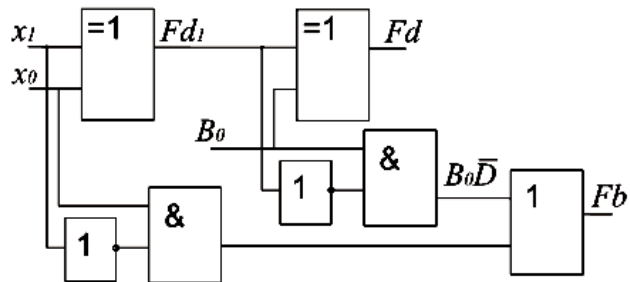


Рисунок 6 – Повний від’ємний пристрій на один розряд - виконує арифметичне віднімання з урахуванням попереднього розряду: $F = x1 - x0 - b0$

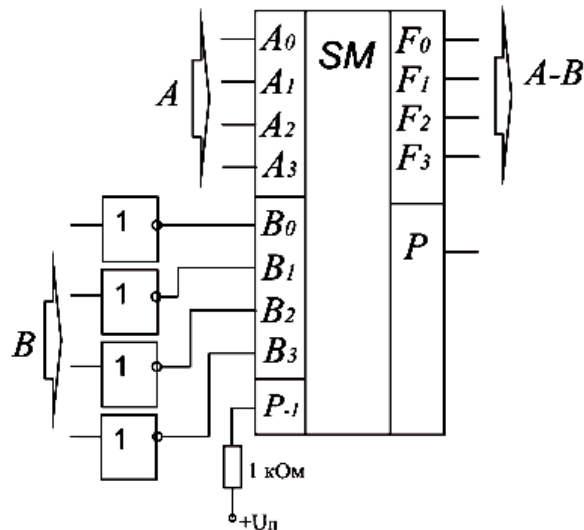


Рисунок 7 – Повний від’ємний пристрій на 4 – ри розряди, побудований на суматорі, – апаратна реалізація віднімання у додатковому коді.

Вказівки щодо оформлення виконаних завдань

- Кожен з пунктів завдання повинен мати;
 - найменування пристрою, ЛЦК, УГП та імпортований аналог мікросхеми, що використовується;
 - основні характеристики як вітчизняного, також і імпортованого зразка;
 - принципову або структурну схему.
- Схему моделі у пакеті Multisim 11,0.
- Осцилограми роботи пристрою.
- Аналіз осцилограм з метою встановлення відповідності пристрою принципу його роботи

Приклад оформлення виконаного завдання

Комбінаційна схема на 2-х логічних елементах АБО – НІ

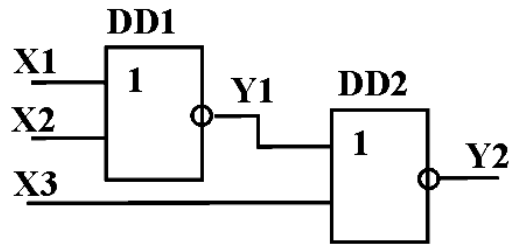


Рисунок 8 – Схема пристрою, що задана.

Функція алгебри логіки (ФАЛ) для даної схеми

$$Y2 = \overline{Y1 + X3} = \overline{(X1 + X2) + X3}$$

Таблиця стану

	X1	X2	X3	Y2
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	0

Тип ЛЕ – **АБО - НІ**. . Тип мікросхеми **К155(555)ЛЕ1**, аналог – **7400N**.

Склад – мікросхеми 4 елементи **2 АБО – НІ**.

Кількість виводів корпусу – 14; навантажувальна здібність мікросхем **ЛЕ1** – стандартна для відповідної серії – таблиця параметрів – рис.11.

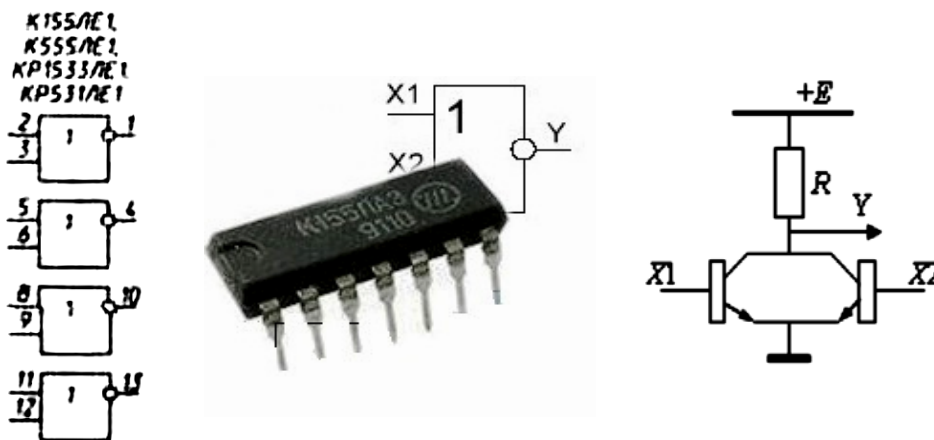





Рисунок 9 – УГЛ, зовнішній вигляд корпусу та схема ЛЕ у складі МС

```

##### Подробное описание компонента #####
Группа(ANSI)      Группа(DIN)
 
Семейство(ANSI)  Семейство(DIN)
 

##### Компонент #####
Наименование: Основная
Раздел: TTL
Семейство: 74STD
Наименование: 7402N
Автор: JG
Дата: September 16, 1998
Функция: QUAD 2-INPUT NOR
Секция: 4
Описание: Number=4
: Package=N014
Тепловое сопротивление перехода: 0.00
Тепловое сопротивление корпуса: 0.00
Рассеиваемая мощность: 0.06
Макс допустимая температура: 0.00
Мин рабочая темп: 0.00
Макс рабочая темп: 70.00
ESD: 0.00

##### Секция --- [1] #####

##### Символ #####
Символ(ANSI)      Символ(DIN)
 

##### SPICE модель #####
ID модели: 7402
Производитель модели: IIT
Шаблон модели: a%p_a [%t1A?t:d%t:1A %t1B?t:d%t:1B] %t1Y?t:d%t:1Y %m
Модель: .MODEL 7402 d_nor ( rise_delay = 22n fall_delay = 15n)
Авторство:

```

Мікросхема К155(555)ЛЕ1

Рисунок 10 - Опис мікросхеми в пакеті Multisim 11,0

ПАРАМЕТРЫ	СЕРИИ				
	Универсальные Высокого быстродействия Микромощные				
	133, 155	К531	КР1531	К555	Кр1533
Входной ток $I^0_{ВХ}$, мА	-1,6	-2,0	-0,6	-0,36	-0,2
Входной ток $I^1_{ВХ}$, мА	0,04	0,05	0,02	0,02	0,02
Выходное напряжение $U^0_{ВЫХ}$, В	0,4	0,5	0,5	0,5	0,4
Выходное напряжение $U^1_{ВЫХ}$, В	2,4	2,7	2,7	2,7	2,5
Коэффициент разветвления по выходу $K_{РАЗ}$	10	10	10	20	20
Коэффициент объединения по входу $K_{ОБ}$	8	10	—	20	—
Время задержки распространения сигнала $t_{ЗАД.СР}$	19	4,8	3,8	20	20
Потребляемый ток, мА:					
$I^0_{ПОТ}$ (при $U^0_{ВЫХ}$)	22	36	10,2	4,4	3
$I^1_{ПОТ}$ (при $U^1_{ВЫХ}$)	8	16	2,8	1,6	0,85
Допустимое напряжение помехи, В	0,4	0,3	0,3	0,3	0,4
Напряжение питания, В	5	5	5	5	5
Выходные токи, мА:					
$I^0_{ВЫХ}$	16	20	20	8	4
$I^1_{ВЫХ}$	-0,4	-1	-1	-0,4	-0,4
Средняя потребляемая мощность на элемент, мВт	10	19	4	2	1,2

Рисунок 11 – Параметры деяких серій логічних елементів ТТЛ [3]

Моделювання комбінаційної схеми у пакеті Multisim 11,0

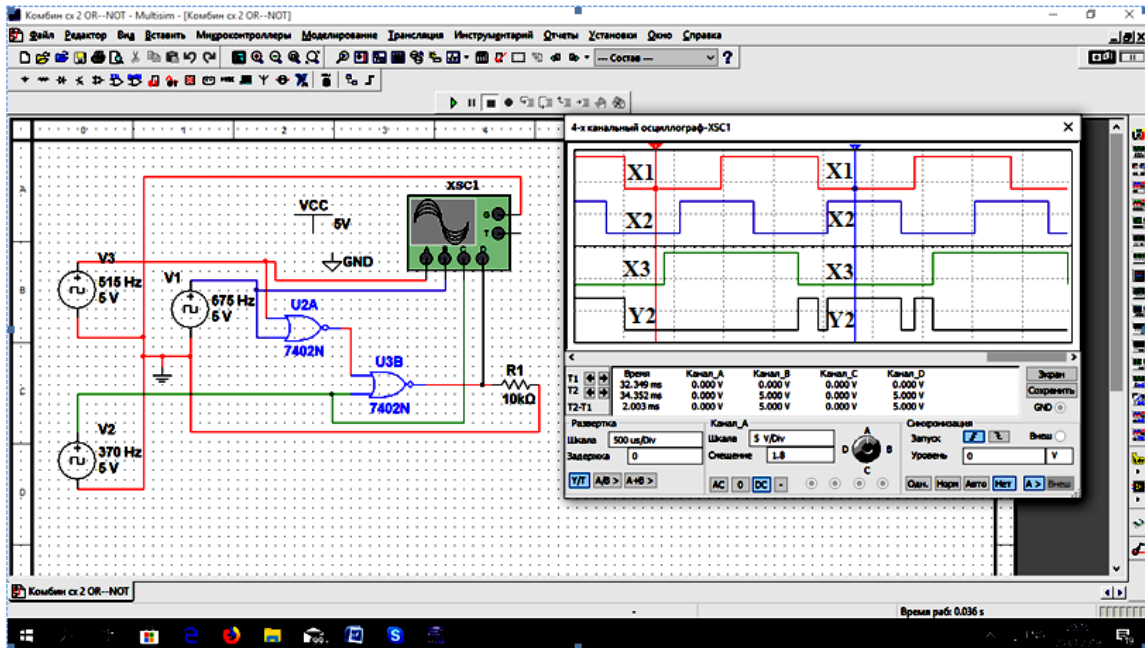


Рисунок 12 – Схема моделі комбінаційної схеми у пакеті Multisim 11,0 та осцилограми її роботи

Аналіз роботи комбінаційної схеми

На рисунку 12 виділено два моменти на осцилограмах вхідних (X1, X2 та X3) і вихідного – Y2 сигналів, які відповідають строкам таблиці стану №0 та №2. Чітко видно, що значення функції Y2 знаходяться у відповідності з таблицею, тобто для першого моменту $Y2 = 0$, для другого – $Y2 = 1$. Таким чином, модель заданої схеми функціонує відповідно ФАЛ схеми.

Перелік літератури

1. Интегральные микросхемы и их зарубежные аналоги: Справочник. Том 2. /А.В. Нефедов. - М.: ИП РадиоСофт, 1998 г. – 640 с.: ил.
2. Отечественные микросхемы и зарубежные аналоги: Справочник. Перельман Б.Л., Шевелев В.И. "НТЦ Микротех", 1998 г., 376 с.
3. Справочник по микросхемам ТТЛ – электронный ресурс: <http://www.qrz.ru/reference/kozak/ttl/ttlh00.shtml>
4. Логические элементы – электронный ресурс: http://www.plam.ru/radioel/lekcii_po_shemotehnike/p4.php
5. Справочник по микросхемам ТТЛ и КМОП – электронный ресурс: <http://vicgain.sdot.ru/spmikro/sdspmikr.htm>

ЗМІСТ

	Ст.
1. Вступ.....	3
2. Порядок виконання завдань.....	4
3. Вказівки до виконання завдань.....	4
4. Варіанти завдань самостійної роботи.....	5
5. Схеми до варіантів завдань.....	6
6. Вказівки щодо оформлення виконаних завдань.....	8
7. Приклад оформлення виконаного завдання.....	9
8. Перелік літератури.....	11

Упорядники:

Мещеряков Леонід Іванович

Галушко Олег Михайлович

МОДЕЛЮВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

**Методичні рекомендації
до самостійної роботи студентів-бакалаврів
з дисциплін «Основи схемотехніки», «Електроніка та мікросхемотехніка»,
«Комп'ютерна електроніка»**
галузей знань 17 Електроніка та телекомунікації,
15 Автоматизація та приладобудування, 12 Інформаційні технології

Видано в редакції упорядників

Комп'ютерний дизайн, верстка та обробка – О.М. Галушко

Підписано до друку 18.02.2019. Формат 30x42/4.

Папір офсет. Ризографія. Ум. друк. арк. 0,8.

Обл.-вид. арк. 0,8. Тираж 6 пр. Зам. №

Національний технічний університет «Дніпровська політехніка»
49005, м. Дніпро, просп. Д. Яворницького, 19.