

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
“Дніпровська політехніка”**



ІНСТИТУТ ЕЛЕКТРОЕНЕРГЕТИКИ
Факультет інформаційних технологій
Кафедра автоматизації комп'ютерних систем

ВНУТРІШНЬОСХЕМНІ ПОСЛІДОВНІ ІНТЕРФЕЙСИ

ОСНОВИ ЗБОРУ, ОБРОБКИ І ПЕРЕДАЧІ ІНФОРМАЦІЇ

Методичні рекомендації до виконання лабораторних робіт

студентами денної форми навчання
за освітньо-професійною програмою підготовки бакалаврів за спеціальностями
151 Автоматизація та комп'ютерно-інтегровані технології,
123 Комп'ютерна інженерія

Дніпро
НТУ «ДП»
2019

Внутрішньосхемні послідовні інтерфейси. Основи збору, обробки та передачі інформації. Методичні рекомендації до виконання лабораторних робіт студентами денної форми навчання за освітньо-професійною програмою підготовки бакалаврів за спеціальностями 151 Автоматизація та комп'ютерно-інтегровані технології, 123 Комп'ютерна інженерія / А.В. Кожевников, Д.С. Зибалов, В.І. Шевченко, В.В. Надточий ; М-во освіти і науки України, Нац. техн. ун-т «Дніпровська політехніка». – Дніпро: НТУ "ДП", 2019. – 24 с.

Автори:

А.В. Кожевников, канд. техн. наук, доц.;

Д.С. Зибалов, асист.;

В.І. Шевченко, ст. викл.;

В.В. Надточий, ст. викл.

Затверджено до видання редакційною радою (протокол № 4 від 19.04.2019) за поданням методичної комісії за спеціальностями 151 Автоматизація та комп'ютерно-інтегровані технології, 123 Комп'ютерна інженерія (протокол № 4 від 11.04.2019).

Навчально-методичний посібник дає уявлення про інтерфейси підключення периферійних пристроїв до сучасних комп'ютерів. Розглянуто послідовні інтерфейси передачі інформації (I2C, SPI), апаратні й програмні специфікації цих інтерфейсів. Велику увагу приділено оптимізації організації введення – виведення в інтерфейсах різних сімейств і поколінь.

Відповідальний за випуск завідувач кафедри автоматизації та комп'ютерних систем В.В. Ткачов, д-р техн. наук, проф.

ЗМІСТ

Вступ.....	4
Опис лабораторної установки.....	5
Лабораторна робота №1. Внутрішньосхемний синхронний інтерфейс I2C	6
Лабораторна робота №2. Внутрішньосхемний інтерфейс SPI.....	14
Список використаної літератури.....	23

ВСТУП

Метою цього курсу лабораторних робіт є навчання студентів практичному застосуванню знань за матеріалом основних розділів дисципліни "Основи збирання, передачі і обробки інформації".

Основними завданнями курсу слід вважати практичне освоєння студентами принципів роботи послідовних внутрішньсхемних інтерфейсів I2C, SPI.

Курс включає дві лабораторні роботи, розрахованих на дві академічні години кожна (враховуючи час на отримання допуску до роботи). Перед тим, як приступити до виконання лабораторної роботи, студент повинен отримати допуск, надавши відповіді на питання викладача або пройти відповідний тест. За результатами виконання лабораторної роботи студент повинен скласти звіт згідно з приведеними вимогами до змісту і оформлення, а також захистити роботу, надавши відповіді на питання викладача. Лабораторні роботи виконуються кожним студентом індивідуально.

Опис лабораторної установки









Лабораторна установка складається з одного передавального і одного приймаючого напівкомплектів. Індикація реалізована на двох рідкокристалічних дисплеях типу RDX0032. Напівкомплекти зібрані на основі бюджетного мікроконтролера PIC18F4580 фірми Microchip.

Зовнішній вигляд лабораторної установки приведений на рис. 1.



Рисунок 1 – Зовнішній вигляд лабораторної установки

Контроллер містить 4 послідовні інтерфейси обміну інформацією. На основі UART за допомогою інтерфейсних мікросхем реалізовано три інтерфейси RS232, RS485, CL (Струмова петля). Інтерфейси I²C і SPI на цьому мікроконтролері реалізовані на одному модулі. Одночасне використання неможливе. CAN інтерфейс на цьому кристалі версії 2,0 В.

На нижній частині стенду знаходяться роз'єми для підключення осцилографа. Після подачі живлення на лабораторний макет передавальний і приймаючий напівкомплекти знаходяться в режимі очікування. На рідкокристалічних індикаторах відображується напис OFF. Для початку роботи із стендом необхідно включити за допомогою кнопки  приймальний напівкомплект (він знаходиться в нижній лівій частині стенду) і за допомогою кнопок  або  вибрати потрібний інтерфейс. Потім вмикаємо передавальний напівкомплект, натискаючи на кнопку . Вибраємо потрібний інтерфейс за допомогою кнопки , послідовно натискаючи на цю кнопку. За допомогою кнопок  і  вибираємо свій варіант, який на рідкокристалічному дисплеї відображується в десятковій формі числення. Повідомлення передається циклічно одне за іншим. Під кнопкою включення знаходиться кнопка скидання .

ЛАБОРАТОРНА РОБОТА № 1

Тема: Внутрішньосхемний синхронний інтерфейс I2C

Мета: Вивчити принцип функціонування протоколу передачі інформації

1.1 Теоретичні відомості

1.1.1 Призначення I2C

Шина міжмікросхемного управління Inter – Integrated Circuit (що має альтернативні позначення IIC, I2C, будемо далі спрощено її іменувати I2C) була розроблена на початку 80-х років компанією Philips для міжмікросхемного управління в блоках телевізорів з метою нарощування можливостей телевізійних приймачів з одночасним скороченням числа друкарських провідників на платах, що сполучають між собою усе зростаюче число ІМС.

Завданням появи шини I2C був перехід від паралельної передачі даних, яка неминуче мала число провідників рівне розрядності шини, що значно утруднювало розводку друкованих плат і створювало безліч інших проблем, до послідовної передачі даних по трьох дротах. Інтерес у розробників і конструкторів різного роду радіоелектронних пристроїв до шини I2C не слабшав усі ці роки, але відміна з 1 жовтня 2006 року компанією Philips відрахувань за використання протоколу I2C викликало пожвавлення інтересу і дало новий поштовх до усе більш широкого використання шини I2C в різного роду електронних пристроях, не пов'язаних з телевізійним прийомом. Нині шина I2C широко використовується в мікросхемах пам'яті, відеопроцесорах, модулях обробки аудіо- і відео-сигналів, АЦП і ЦАП, драйверах ЖК-індикаторів, телефонах і багатьох інших пристроях.

1.1.2 Стандарт

Стандарт описаний в документі номер 9398 393 40011. Фізичне виконання роз'ємів в стандарті не закріплене, оскільки інтерфейс використовується суто для обміну інформацією між елементами встановленими на одній друкованій платі.

1.1.3 Позначення і підключення пристроїв

Інтерфейс будь-якого пристрою, підключеного до шини I2C складається з двох транзисторів з відкритим стоком або колектором і двох буферних елементів з високим входним опором. Один з виводів, має назву SDA (Serial Data Line), призначається для зв'язку з лінією послідовних даних. Другий вивід має скорочену назву SCL (Serial Clock Line), передбачений для зв'язку з лінією синхронізації. На рис. 1.1 приведена схема підключення пристроїв.

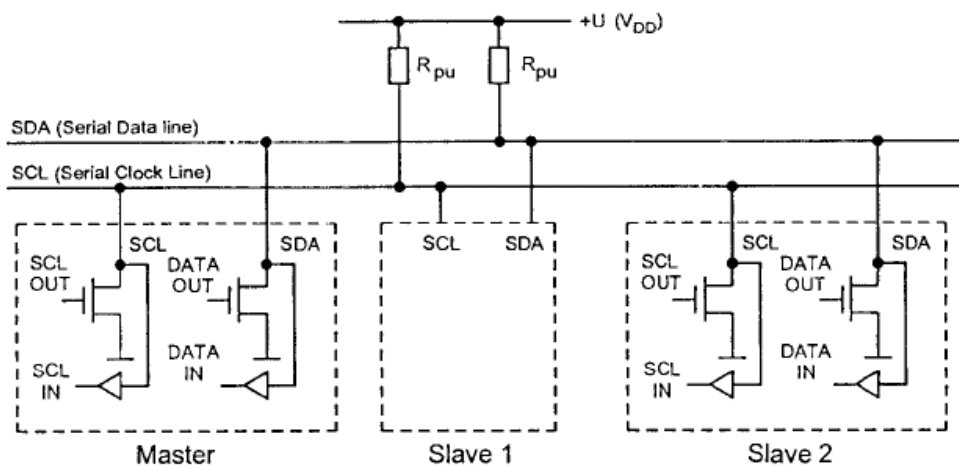


Рисунок 1.1 – Схема підключення пристроїв

По шині SDA і SCL передаються сигнали, що характеризуються тільки двома електричними станами, - "0" і "1" ("низький рівень" і "високий рівень"). Стан, коли обидві лінії (SDA і SCL) встановлено в стан "1", вважається вільним шинним станом. Шина у цей момент не зайнята і готова до трансляції даних.

Для забезпечення логічних станів до шини підключаються два зовнішні резистори (pull-up resistors), що "підтягують" лінії до напруги живлення. Величина цих резисторів коливається в межах 1...10 кОм.

Основні технічні характеристики шини I2C по специфікації 1.0 приведені в табл. 1.1.

Таблиця 1.1 – Технічні характеристики шини I2C

Найменування параметра	Значення параметра
Швидкість обміну low speed	не більше 100 кбіт/с
Швидкість обміну fast speed	не більше 400 кбіт/с
Число пристроїв (7 біт), що адресуються	до 128
Сумарна довжина ліній	не більше 4 м
Сумарна паразитна ємність відносно «землі»	не більше 400 Пф
Вхідна ємність на кожне виведення абонента	не більше 10 Пф

Особливістю цього інтерфейсу є те, що на інтерфейсних елементах може з'явитися висока напруга при значних величинах паразитної індуктивності дротів. Ця ситуація відображена на рис. 1.2.

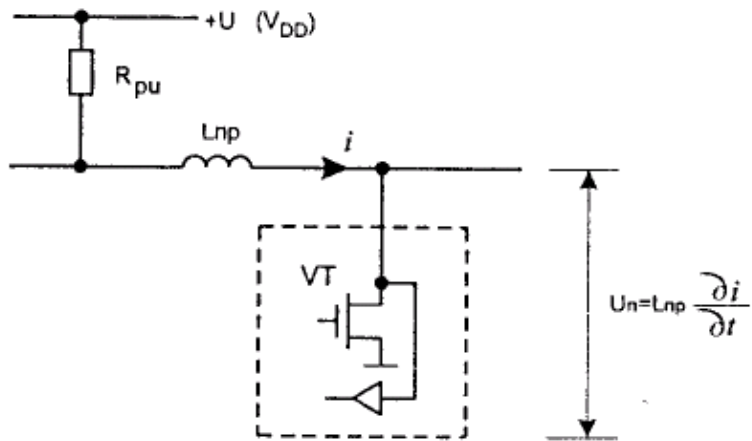


Рисунок 1.2 – Розгорнута схема передавального вузла інтерфейсу

Швидке закриття транзистора VT характеризується індуктивним викидом на його стоці. Це явище використовується в так званих бустерних схемах джерел живлення. Сучасні мікросхеми мають захисні діоди між "землею" і відкритим стоком, які захищають транзистор від високої напруги. Деякі виробники при використанні довгої лінії рекомендують встановлювати зовнішні захисні діоди. Можна використовувати захисний діод Р6КЕ6.8 на напругу відкриття 6,1 В при напрузі живлення схеми 5 вольт.

1.1.4 Передача даних

Передача будь-якого біта по шині відбувається за умови стробування даних SDA по лінії SCL. Коли пристрій виставив біт даних на лінію SDA SLAVE пристрій отримає цей біт тільки тоді, коли на лінії SCL станеться перепад сигналу з низького рівня у високий (так званий позитивний перепад). Звідси слідує перше правило організації протоколу шини: зміна інформації на лінії SDA може бути проведена тільки при нульовому стані лінії SCL.

Шина I2C в неактивному стані має на лініях SDA і SCL високі рівні. Для розпізнавання початку і кінця передачі в специфікацію шини були введені команди Start і Stop. На рис. 1.3 представлена умова Start, а на рис. 1.4 умова Stop. У фірмовій документації умова Start має умовне скорочення "S", умова Stop – "P".

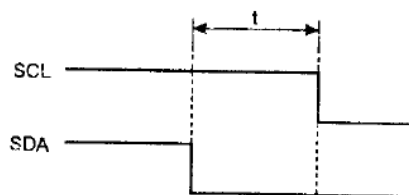


Рисунок 1.3 – Команда старт

Умова Start утворюється при негативному перепаді сигналу на лінії SDA при одиничному стані лінії SCL.

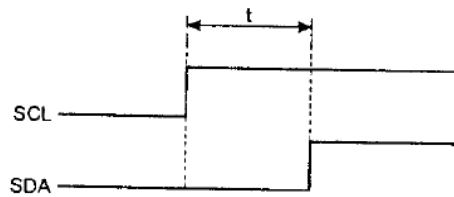


Рисунок 1.4 – Команда стоп

Команда Stop утворюється при позитивному перепаді лінії SDA при одиничному стані лінії SCL. Ці стани завжди повинні генеруватися master-пристроями.

Передача даних по шині проводиться по 8 біт, після чого слідує сигнал підтвердження (acknowledge), дивитися на рис. 1.5.

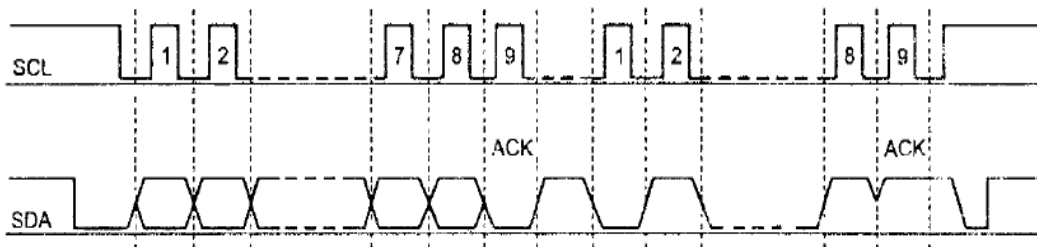


Рисунок 1.5 – Передача даних по шині I2C

Сигнал підтвердження свідчить про те, що дані нормально прийняті і оброблені.

Після команди Start передавач послідовно виставляє на лінії SDA дані, починаючи зі старшого біта і закінчуючи молодшим. Дані стробуються по лінії SCL імпульсами.

У момент негативного перепаду імпульсу 8 на лінії SCL slave-абонент повинен виставити на лінію SDA нульовий рівень – відкрити транзистор. Тим самим приймач підтверджує нормальний прийом байта. Передавач (master-абонент) повинен виставляти на лінію SDA одиничний стан. Завдяки тому, що лінія організована за способом "монтажне I", її стан визначатиметься тільки slave-абонентом. Передавач повинен перевірити стан лінії SDA, потім видати дев'ятий стробуючий імпульс, з яким slave-абонент виставить на лінію SDA високий рівень, перевірити виконання цієї операції і лише потім продовжити передачу. У разі непідтвердження нормального прийому (сигнал ACK має високий рівень) передавачу бажано виконати умову Stop і повторити передачу і так до тих пір, поки не прийде підтвердження.

На рис. 1.6 показано отримання сигналу ACK, пов'язане із затримкою обробки даних в slave-абоненті.

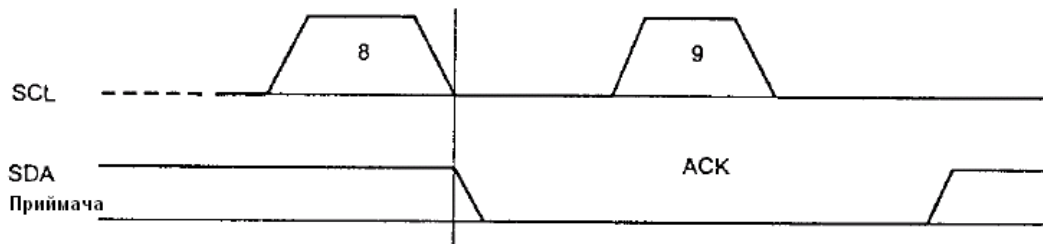


Рисунок 1.6 – Затримка звільнення лінії SDA

Затримка звільнення лінії SDA не свідчить про неправильному обміні інформацією, тому master-абоненту досить дочекатися закінчення ACK і продовжити передачу. У документації стан acknowledge умовно називається буквою "А". Якщо байт, переданий по шині, є останнім в пакеті, master-пристрій замість перевірки сигналу ACK може виставити стан Stop, і slave абонент повинен звільнити лінію SDA.

Описані стани є цілком достатніми для функціонування шини I2C з поодиноким master-пристроєм. Як правило, master-абонента дуже легко організувати програмним способом, що і використовується багатьма розробниками. Для реалізації режиму multi-master (на шині знаходиться більш за одне master-пристрій) мають бути реалізовані додаткові стани синхронізації і арбітражу.

Якщо на шині присутні декілька master-пристроїв, усі вони наділені можливістю генерації сигналу SCL. Синхронізація між цими сигналами досягається завдяки функції "монтажне I" на лінії SCL. Таким чином, стан "0" продовжиться до тих пір, поки усі master-пристрої не виставлять на лінії SCL високий рівень, і лінія SCL буде затримана в стані "0" абонентом з щонайдовшим циклом нульового рівня. Інші абоненти, що вже звільнили лінію, повинні увійти до стану очікування.

Згідно специфікації режиму multi - master, передавач може починати передачу даних тільки після того, як переконається, що шина вільна (лінії SDA і SCL мають високий рівень). Але декілька передавачів можуть згенерувати стан Start практично одночасно, тому треба визначити, який пристрій першим виставив команду Start. Лінія SDA виконана також за способом "монтажне I". Протягом процедури передачі усі master-пристрої перевіряють стан лінії SDA. Якщо виявлена невідповідність (виставляється високий рівень, а при перевірці читається низький), передавач, який виставляє високий рівень, відключається.

У момент початку передачі master усі slave-абоненти "слухають" лінію на предмет розпізнавання своєї slave адреси. Якщо своя адреса впізнана, абонент продовжує прийом даних і видачу сигналів ACK, інші тільки стежать за моментом видачі стану Stop.

Існує 7-бітовий і 10-бітовий формат адресації. Формат 7-бітової адресації, при якому здійснюється передача slave-адреса 7 бітами, а восьмий біт повинен містити ознаку операції "читання/запис" (R/W). При 7-бітовій адресації на шині

можуть бути присутні 128 пристроїв з унікальними адресами. Реально пристроїв менше, оскільки деякі адреси зарезервовані під службові функції.

На рис. 1.7 приведений формат передачі даних від master-пристрою до slave.

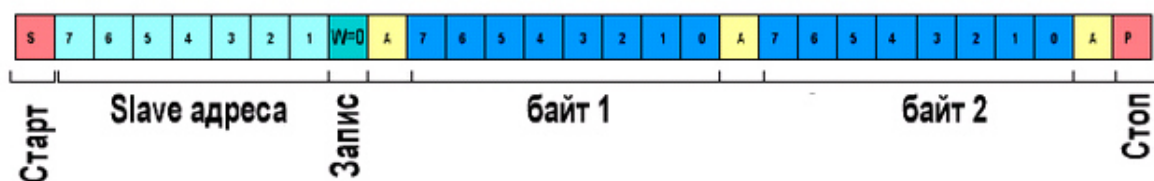


Рисунок 1.7 – Передача даних від master пристрою до slave

Молодший біт slave-адреса пристрою містить ознаку операції читання/запису(R/W). Коли цей біт встановлений в логічний нуль, здійснюватиметься запис в slave -пристрій, коли в логічну одиницю – читання з нього.

При читанні інформації з slave необхідно після останнього байта поставити NACK. Якщо відіслати ACK, то після стопа Master не відпустить лінію. У табл. 1.2 приведені службові адреси.

Таблиця 1.2 – Службові адреси

Slave -здрес	R/W	Опис службової адреси
0000 000	0	Загальний виклик
0000 000	1	Програмний Start ;
0000 001	X	Зарезервований
0000 010	X	Зарезервований
0000 011	X	Зарезервований
0000 0000 1xx	X	Код режиму Hs – mode
1111 1xx	X	Зарезервований
1111 0xx	X	10-бітова адресація slave

Загальний виклик може адресувати усі пристрої, підключені до шини I2C, в цьому випадку при отриманні загального виклику пристрою повинні підтверджувати прийом видачею сигналу ACK. Пристрої, які не потребують відомостей, що передаються при загальному виклику, можуть ігнорувати цю адресу, не виставляючи сигнал ACK. Якщо ж пристрій виконаний так, що обов'язково вимагає даних загального виклику, воно поводитиметься точно так, як і звичайний slave. Другий байт, що йде за загальним викликом, зазвичай містить інформаційну частину.

1.2 Завдання

1.2.1. Відповідно до номера варіанту встановити на передавачі інтерфейс I2C і передаваний інформаційний байт в десятковій формі (номер за списком в журналі).

1.2.2. Встановити на приймачі інтерфейс I2C і переконатися в правильному прийомі інформаційного байта (цифри на приймачі і передавачі мають бути однакові).

1.2.3. Підключити виводи SDA і SCL інтерфейсу I2C до осцилографа і зняти осцилограму сигналів. **Номер варіанту та прийнятий інформаційний байт не співпадають.**

1.2.4. Проаналізувати результати.

1.2.5. Зробити висновки.

1.3 Вимоги до звіту

1.3.1. Назва учбової дисципліни, лабораторної роботи.

1.3.2. П.І.Б. студента, група.

1.3.3. Мета лабораторної роботи.

1.3.4. Початкові дані згідно з варіантом завдання.

1.3.5. Осцилограма інтерфейсних сигналів.

1.3.6. Аналіз осцилограми.

1.3.7. Висновки.

1.4 Контрольні питання

1) В яких одиницях вимірюється швидкість передачі даних для інтерфейсу I2C?

2) Яка максимальна швидкість обміну інформацією в інтерфейсі I2C?

3) Яка максимальна ємність інтерфейсних провідників?

4) Як формується посилка даних інтерфейсу I2C?

5) Як відбувається синхронізація передачі даних?

7) Де застосовується цей інтерфейс?

1.5 Приклад виконання дослідницької частини лабораторної роботи

Відповідно до варіанту на передавальному напівкомплекті, натискаючи на верхню ліву кнопку, встановлюємо інтерфейс I2C і за допомогою кнопок, що знаходяться праворуч встановлюємо передаване число в десятковій формі, яке відповідає номеру студента за списком у журналі. Внизу ліворуч знаходиться кнопка скидання (рис. 1.8).

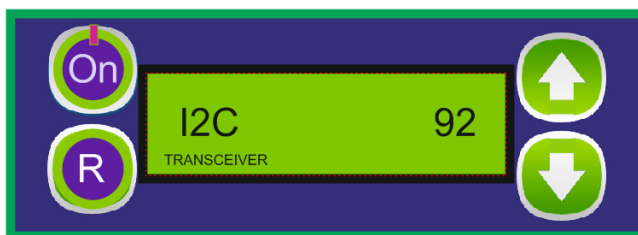


Рисунок 1.8 – Передавальний напівкомплект

Потім на приймаючому напівкомплекті, який зображений на рис. 1.9, за допомогою верхньої лівої кнопки вибираємо режим I2C. У режимі приймача на екрані відображатиметься номер за варіантом в десятковій формі.



Рисунок 1.9 – Приймаючий напівкомплект

Потім підключаємо до лінії SDA і SCL осцилограф за допомогою підготовлених заздалегідь провідників. Знімаємо отриману осцилограму. Прийнята осцилограма зображена на рис. 1.10.



Рисунок 1.10 – Прийнята осцилограма

На осцилограмі за старт бітом слідує байт адреси пристрою, а потім байт даних. Значення байта даних у десятичній системі дорівнює 58. Байт передається старшим бітом вперед. На практиці напрям передачі задається у настройках модуля (MSB – першим передається старший байт та LSB-першим передається молодший байт).

ЛАБОРАТОРНА РОБОТА № 2

Тема: Внутрішньосхемний інтерфейс SPI

Мета: Вивчити принцип функціонування протоколу передачі інформації

2.1 Теоретичні відомості

2.1.1 Призначення SPI

Послідовний периферійний інтерфейс (Serial Peripheral Interface – SPI) є синхронним несиметричним послідовним інтерфейсом, призначеним для передачі даних на невеликі відстані між інтегральними мікросхемами. Він був розроблений фірмою Motorola. Шина SPI організована за принципом “ведучий-ведений”. В якості ведучого шини зазвичай виступає мікроконтролер, але їм також може бути програмована логіка, DSP-контролер або спеціалізована ІС. Підключені до ведучого шини зовнішні пристрої утворюють ведених шини. В їх ролі виступають різного роду мікросхеми, в т.ч. запам'ятовуючі пристрої (EEPROM, Flash-пам'ять, SRAM), годинник реального часу (RTC), АЦП / ЦАП, цифрові потенціометри, спеціалізовані контролери та ін.

2.1.2 Стандарт

Загальновизнаний стандарт на інтерфейс SPI відсутній. Тому властивості підсистеми SPI в мікросхемах різних виробників можуть розрізнятися як набором можливостей, так і їх реалізацією.

2.1.3 Позначення і підключення пристроїв

На рис. 2.1 представлена структурна схема сполучення МК і периферійних пристроїв з використанням інтерфейсу SPI. У даному прикладі МК є ведучим пристроєм, він може ініціювати обмін при передачі інформації між МК і одним з периферійних пристроїв.

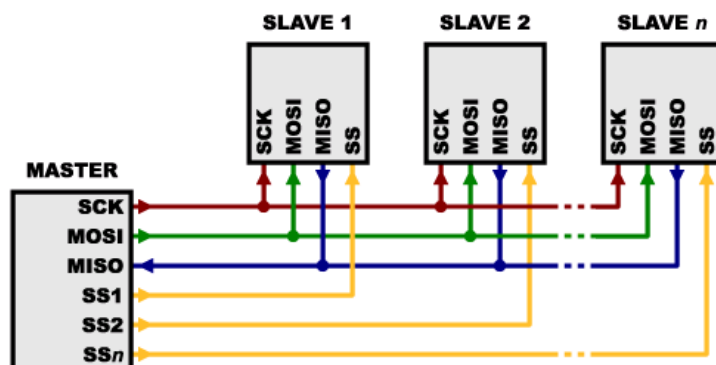


Рисунок 2.1 – Схема підключення пристроїв

Шина SPI використовує чотири загальні лінії зв'язку:

1) MOSI – лінія передачі даних від ведучого приладу до веденого (Master Output Slave Input).

2) MISO – лінія передачі даних від веденого до ведучого (Master Input Slave Output).

3) SCK – лінія сигналу стробування даних.

4) \overline{SS} - індивідуальна лінія сигналів вибору веденого пристрою (в деяких випадках не використовується).

Варіантів назв SPI виводів інтегральних схем безліч, тому що вони сильно залежать від призначення пристрою, і можуть розрізнятися у кожному окремому випадку, дивитися табл. 2.1.

Таблиця 2.1 – Електричні сигнали шини SPI

Основне позначення	Альтернативне позначення	Опис
MOSI	DO, SDO, DOUT	Вихід послідовної передачі даних
MISO	DI, SDI, DIN	Вхід послідовного прийому даних
SCLK	DCLOCK, CLK, SCK	Вихід синхронізації передачі даних
\overline{SS}	\overline{CS}	Вихід вибору веденого

Утворена на основі інтерфейсу SPI мінімережа відноситься до класу магістрально-радіальних. Лінії передачі даних і лінія синхронізації є прикладом шинної організації, а лінії вибору веденого пристрою – елементом системи радіального типу.

При передачі даних на велику відстань кабель лінії передачі вносить значну затримку до поширення сигналу. Так, при швидкості поширення сигналу, рівній 5 нс/м, затримка сигналу в 2-метровому кабелі складе 10 нс. Оскільки дані, передавані від ведучого пристрою до веденого, мають ту ж затримку, що і тактовий сигнал, що формується ведучим пристроєм, синхронізація між сигналами зберігається в усьому каналі передачі даних. Проте в протилежному напрямі ведений пристрій відправляє дані ведучому пристрою тільки тоді, коли до нього дійде передній фронт тактового сигналу. Крім того, ці дані поступлять на ведучий пристрій із затримкою, рівній затримці в лінії, внаслідок чого сигнал даних від веденого пристрою виявиться розсинхронізований з тактовим сигналом на величину, рівну подвоєній затримці поширення сигналу в лінії. Таким чином, загальне відставання даних веденого пристрою від переднього фронту тактового сигналу при довжині лінії зв'язку 2 метри складе 20 нс.

Основні технічні характеристики шини SPI наведені в табл. 2.2.

Таблиця 2.2 – Технічні характеристики шини SPI

Найменування параметра	Значення параметра
Швидкість обміну	не більше 34 Мбіт/с
Число пристроїв, що адресуються	до 4
Сумарна довжина ліній	не більш 1м
Сумарна паразитна ємність	не більше 20 пф
Затримка поширення сигналів	не більше 12 нс

2.1.4 Передача даних

Перед початком обміну ведучий пристрій відмічає один ведений пристрій, з яким проводитиметься обмін. Для цього на лінії вибору пристрою \overline{SS} встановлюється низький активний рівень сигналу. Потім ведучий пристрій послідовно виставляє на лінію MOSI вісім біт інформації, супроводжуючи кожен біт сигналом синхронізації SCK. Приклад обміну інформацією між двома пристроям приведений на рис. 2.2. Ведений пристрій приймає переданий байт інформації і визначає, в якому напрямі проводитиметься подальший обмін. Якщо ведений пристрій повинен приймати інформацію, то ведучий пристрій, не знімаючи сигналу вибору веденого \overline{SS} , продовжить передачу по лінії MOSI. Якщо ведений пристрій повинен передавати інформацію, то він активізує лінію MISO і у відповідь на кожен імпульс синхронізації від ведучого виставлятиме один біт інформації. Довжина посліжки обміну в загальному випадку не обмежена. Завершення обміну також ініціюється ведучим за допомогою установки в неактивний стан сигналу вибору веденого \overline{SS} .

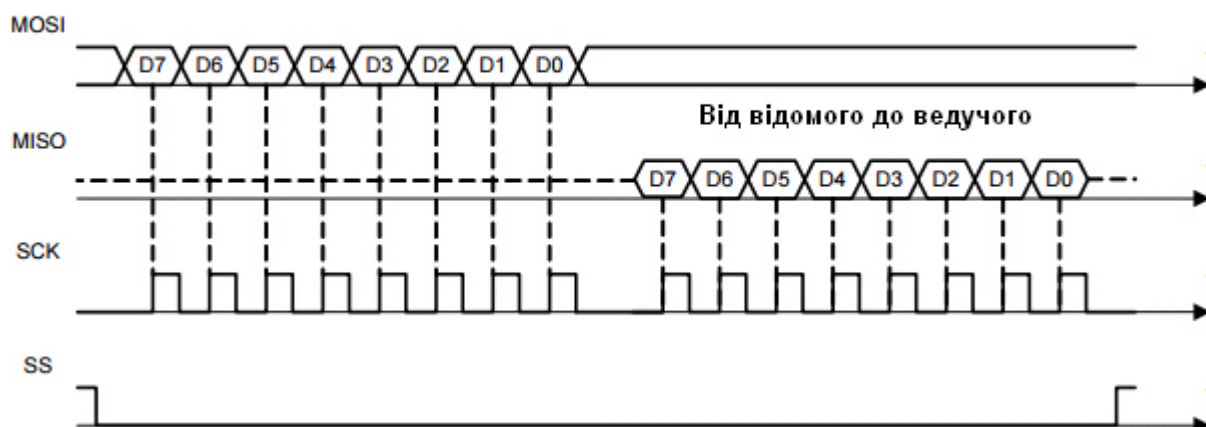


Рисунок 2.2 – Приклад обміну інформацією між двома пристроям

На час відсутності зв'язку буфери виводів вбудованого контроллера SPI переводяться в стан високоімпедансу (налаштовуються на введення). Останнє дозволяє уникнути конфліктів на шині SPI. Інакше декілька виводів MISO ведених пристроїв одночасно були б активними, що не дозволило б ведучому

пристрою провести прийом достовірної інформації. Тільки один з пристроїв системи в кожен момент часу може працювати в ведучому режимі, інші – тільки у веденому. Ведучий пристрій формує сигнали на виводах MOSI і SCK, які поступають на однойменні виводи ведених пристроїв. Один з вибраних ведених пристроїв передає дані через виведення MISO на виведення MOSI ведучого пристрою. Автоматичне управління напрямом передачі виводів MOSI, MISO і SCK дозволяє обійтися без змін в зовнішніх схемах управління, коли новий пристрій починає працювати в ведучому режимі. Вивід \overline{SS} вбудованого контроллера SPI використовується залежно від того, в якому режимі працює цей пристрій. При роботі у веденому режимі при подачі високого рівня сигналу на вхід \overline{SS} пристрій ігнорує сигнали SCK і утримує виведення MISO в стані високоімпедансу. Якщо ж у веденому режимі роботи на вході \overline{SS} встановлений низький логічний рівень, то буфери ліній MOSI і SCK налаштовуються на введення, лінія MISO – на вивід. При роботі в ведучому режимі виведення \overline{SS} може бути використане як звичайна лінія виводу. У системах із складною логікою роботи цей вивід може використовуватися як вхід сигналу виявлення помилки для індикації стану шини у випадках, якщо більш ніж один пристрій намагається стати ведучим. Схема управління контроллера SPI -інтерфейса дозволяє вибрати один з двох протоколів обміну і полярність імпульсів синхронізації SCK. При роботі в ведучому режимі можливо також програмно вибрати частоту імпульсів синхронізації.

2.1.5 Протоколи зв'язку SPI

Два біта регістра управління будь-якого контроллера SPI-інтерфейса визначають тимчасову діаграму обміну по шині SPI:

- біт CPHA призначає протокол обміну;
- біт CPOL визначає полярність сигналу синхронізації SCK.

Відповідно до комбінації бітів CPHA CPOL прийнято розрізняти чотири режими роботи інтерфейсу SPI:

- CPHA=0, CPOL = 0 – режим 0,
- CPHA=0, CPOL = 1 – режим 1,
- CPHA=1, CPOL = 0 – режим 2,
- CPHA=1, CPOL = 1 – режим 3.

На рис. 2.3 представлені тимчасові діаграми сигналів для протоколу передачі CPHA = 0. Для сигналу SCK приводяться дві діаграми, що розрізняються полярністю сигналу. Перша відповідає режиму 0, друга – режиму 1. Діаграми відносяться як до ведучого, так і до веденого пристрою, оскільки виводи MISO і MOSI ведучого сполучені з аналогічними виводами веденого. Сигнал \overline{SS} подається тільки на ведений пристрій. Вбудовані контроллери SPI виконані таким чином, що довжина посилки складає один байт, що і показано на тимчасових діаграмах на рис. 2.3.

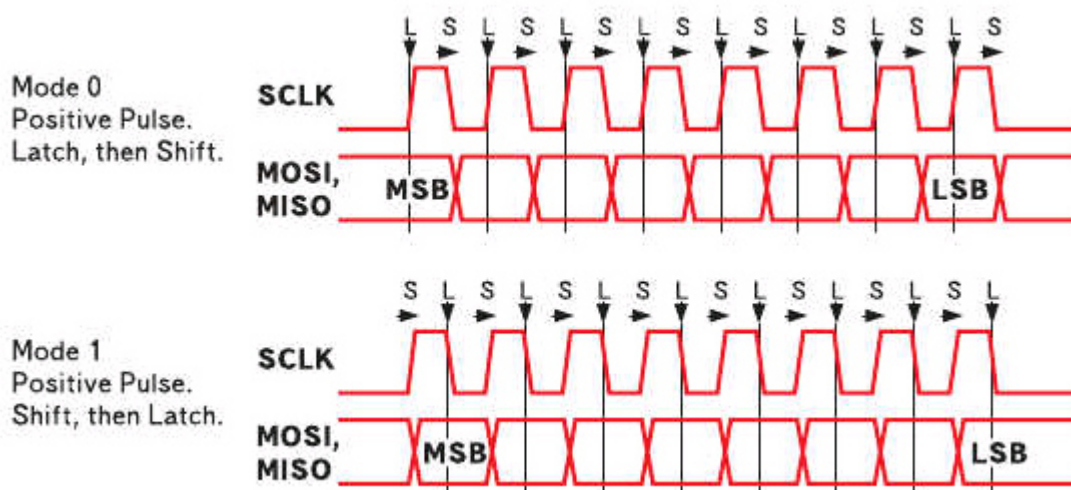


Рисунок 2.3 – Тимчасові діаграми імпульсів шини для режиму 0 і 1

Початок обміну даного протоколу визначається установкою сигналу вибору веденого \overline{SS} в активний стан $\overline{SS} = 0$. При напрямі передачі від ведучого до веденого перший перепад сигналу синхронізації SCK використовується веденим пристроєм для запам'ятовування чергового біта у внутрішньому сдвиговому регістрі контролера SPI. Ведучий виставляє черговий біт посліжки на лінії MOSI по кожному парному фронту сигналу SCK. При передачі даних від веденого до ведучого старший біт передаваного байта має бути виставлений веденим на лінію MISO відразу після зміни рівня сигналу $\overline{SS} = 0$. По першому фронту SCK рівень сигналу на лінії MISO запишеться в молодший розряд сдвигового регістра ведучого пристрою. Сигнал на лінії вибору ведучого має бути повернений в неактивний стан $\overline{SS} = 1$ після передачі кожного байта в будь-якому напрямі. Тоді передача кожного нового байта супроводжуватиметься попередньою установкою \overline{SS} в нуль.

Початок обміну даними для протоколу SPI при опції CPHA = 1 визначає зміна рівня сигналу на лінії SCK після установки сигналу вибору веденого \overline{SS} в активний стан $\overline{SS} = 0$ (рис. 2.4).

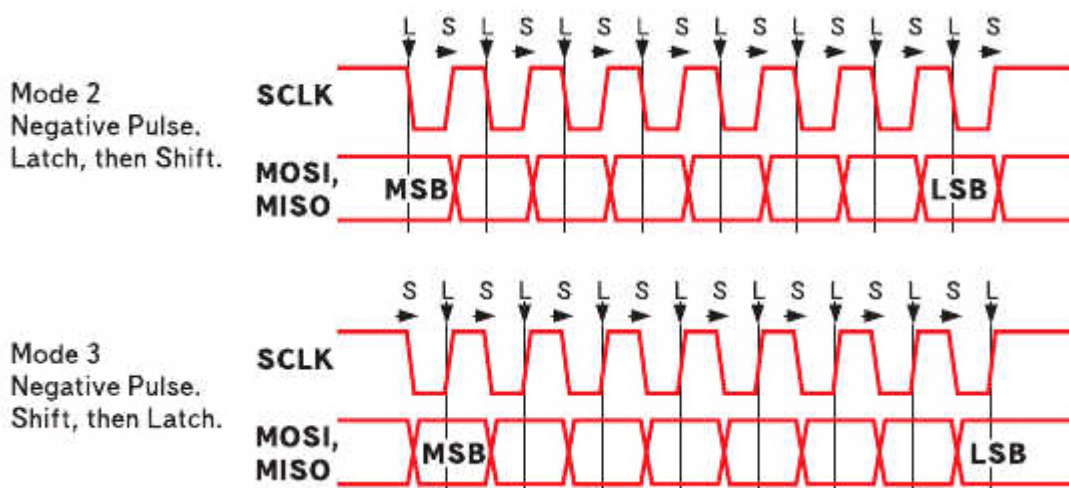


Рисунок 2.4 – Тимчасові діаграми обміну SPI -інтерфейса в режимах 2 і 3

При передачі даних від ведучого до веденого і у зворотному напрямі усі непарні перепади SCK викликають висунення чергового біта послідовності зі здвигового регістра передавача в лінію. Кожен парний перепад використовується для запису цього біта в здвиговий регістр приймача. Сигнал вибору веденого може залишатися в активному стані протягом передачі декількох байт інформації. Це дещо спрощує логіку програмного драйвера SPI. Вибір протоколу диктується периферійним пристроєм.

2.1.6 Системні помилки

Передбачено виявлення двох системних помилок в системах, використовуючих SPI-стандарт. Перша помилка носить назву "Помилка режиму", друга – "помилка запису".

Помилка режиму виникає при роботі SPI в ведучому режимі, якщо сигнал на виведенні \overline{SS} змінюється з 1 на 0. Це відбувається, коли один з ведених пристроїв намагається стати ведучим. Для буферних пристроїв мікроконтролерів це може привести до катастрофічних наслідків. В деяких випадках захист не може бути здійснений повною мірою. Наприклад, якщо другий пристрій перейшов в ведучий режим, але не змінив сигнал \overline{SS} відразу. Чи два ведені пристрої намагаються одночасно використовувати лінію MISO. В цьому випадку може бути змагання їх вихідних буферів, але сигналу "помилки" не буде і буфери залишаться незахищеними.

Помилка запису виникає при записі в регістр даних в процесі передачі даних і визначається особливостями логіки вбудованих систем, що реалізують протокол зв'язку в стандарті SPI. Оскільки регістр даних не має буфера для даних, запис проводиться безпосередньо в здвиговий регістр. Для запобігання спотворенню даних для передачі передбачається сигнал помилки запису. Передача даних триває без порушень, але нові дані в здвиговий регістр не записуються. Ця помилка зазвичай виникає у ведених пристроях, оскільки вони не мають в розпорядженні точної інформації про те, коли ведучий пристрій вийде на зв'язок. Ведучий пристрій ініціює передачу і знає, коли працює його передавач, тому помилка такого роду для нього маловірогідна, хоча вона виявляється так само, як і у веденому пристрої.

2.2 Завдання

2.2.1. Відповідно до номера варіанту встановити на передавачі інтерфейс SPI і передаваний інформаційний байт в десятковій формі (**номер за списком у журналі**).

2.2.2. Встановити на приймачі інтерфейс SPI і переконатися в правильному прийомі інформаційного байта (цифри на приймачі і передавачі мають бути однакові).

2.2.3. Підключити виводи SDO і SCK інтерфейсу SPI до осцилографа і зняти осцилограми сигналів.

2.2.4. Проаналізувати результати.

2.2.5. Зробити висновки.

2.3 Вимоги до звіту

2.3.1. Назва учбової дисципліни, лабораторної роботи.

2.3.2. П.І.Б. студента, група.

2.3.3. Мета лабораторної роботи.

2.3.4. Початкові дані згідно з варіантом завдання.

2.3.5. Осцилограма інтерфейсних сигналів

2.3.6. Аналіз осцилограми

2.3.7. Висновки.

2.4 Контрольні питання

1) В яких одиницях вимірюється швидкість передачі даних для інтерфейсу SPI?

2) Яка максимальна швидкість обміну інформацією для інтерфейсу SPI?

3) Яка максимальна ємність інтерфейсних провідників?

4) Як формується посилка даних цього інтерфейсу?

5) Як відбувається синхронізація передачі даних?

6) Де застосовується інтерфейс SPI?

7) Які недоліки інтерфейсу SPI?

2.5 Приклад виконання дослідницької частини лабораторної роботи

Відповідно до варіанту на передавальному напівкомплекті, натискаючи на верхню ліву кнопку встановлюємо інтерфейс SPI і за допомогою кнопок, що знаходяться праворуч встановлюємо передаване число в десятковій формі. Внизу ліворуч знаходиться кнопка скидання (рис. 2.5).



Рисунок 2.5 – Передавальний напівкомплект

Потім на приймаючому напівкомплекті, який зображений на рис. 2.6, за допомогою верхньої лівої кнопки вибираємо режим SPI. У режимі приймача на екрані відображатиметься число, що приймається, в десятковій формі.



Рисунок 2.6 – Приймаючий напівкомплект

Потім підключаємо до лінії SDO і SCK осцилограф за допомогою підготовлених заздалегідь провідників. Знімаємо отриману осцилограму. Прийнята осцилограма зображена на рис. 2.7. Першим передається старший біт. Як видно з осцилограми передаване число 201.

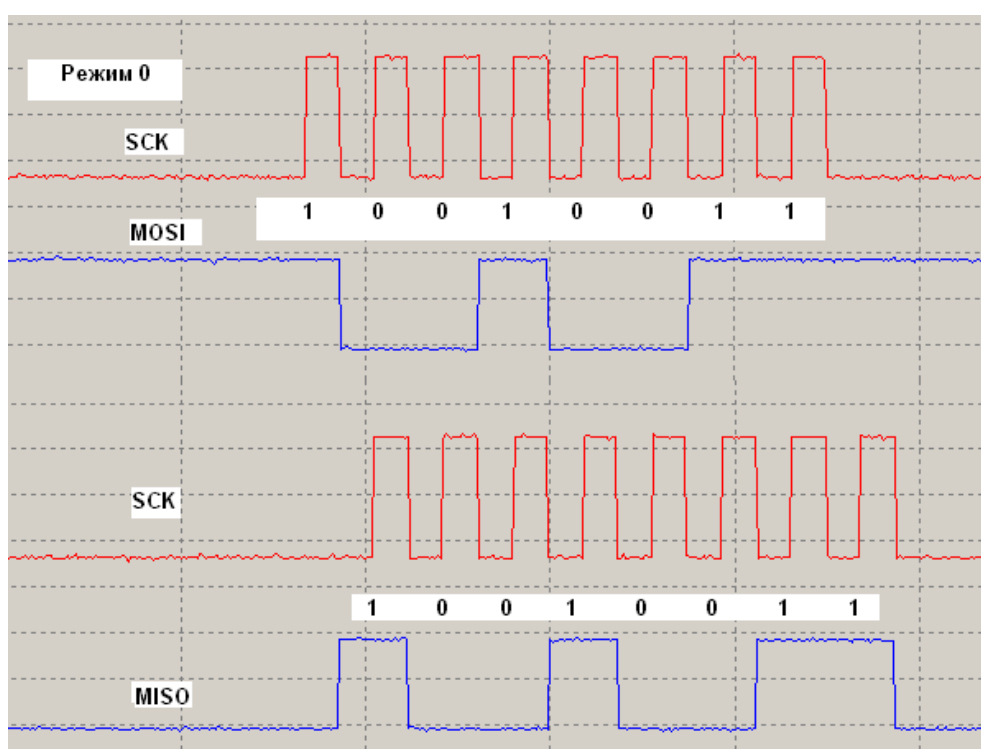


Рисунок 2.7 – Прийнята осцилограма

Передача ведеться молодшим бітом вперед. У нашому випадку до ведучого підключений єдиний ведений. Так як передача ведеться безперервно то на вході вибору \overline{SS} на веденому постійно присутній активний (низький) рівень.

Список використаної літератури

1. Гук М. Апаратні засоби IBM PC: Енциклопедія. 2-е видавництво. – СПб.: Пітер Кому, 2001.
2. Гук М. Апаратні засоби IBM PC: Енциклопедія. – СПб.: Пітер Кому, – 1998.
3. Гук М. Інтерфейси ПК: Довідник. – СПб.: Пітер Кому, 1999.
4. Николайчук О. Особливості мікроконтроллерных архітектури з інтерфейсом SPI // Схемотехніка, 2005. – № 12.
5. Семенов Б.Ю. Шина I2C в радіотехнічних конструкціях. – М.: Солон-Р, 2002. – 190 с.
6. Гук М. Апаратні інтерфейси ПК. Енциклопедія. – СПб.: Пітер, 2002. – 528 с.
7. Ан П. Сполучення ПК із зовнішніми пристроями: Пер. з англ. – М.: ДМК Прес, 2001. – 320 с.
8. I2C bus specification / Philips Semiconductors / February 1986, Revised: June 5, 1996.

Кожевников Антон Вячеславович
Зибалов Дмитро Сергійович
Шевченко Владислав Іванович
Надточий Володимир Валентинович

ВНУТРІШНЬОСХЕМНІ ПОСЛІДОВНІ ІНТЕРФЕЙСИ

ОСНОВИ ЗБОРУ, ОБРОБКИ І ПЕРЕДАЧІ ІНФОРМАЦІЇ

Методичні рекомендації до виконання лабораторних робіт

студентами денної форми навчання
за освітньо-професійною програмою підготовки бакалаврів за спеціальностями
151 Автоматизація та комп'ютерно-інтегровані технології,
123 Комп'ютерна інженерія

Видано в редакції авторів

Підписано до друку 18.02.2019. Формат 30x42/4.
Папір офсетний. Ризографія. Ум. друк. арк. 1,3.
Обл.-вид. арк. 1,3. Тираж 30 пр. Зам. №

Національний технічний університет
«Дніпровська політехніка»
49005, м. Дніпро, просп. Д. Яворницького, 19.